

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/001596

International filing date: 03 February 2005 (03.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-031086
Filing date: 06 February 2004 (06.02.2004)

Date of receipt at the International Bureau: 21 April 2005 (21.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

01.03.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2004年 2月 6日

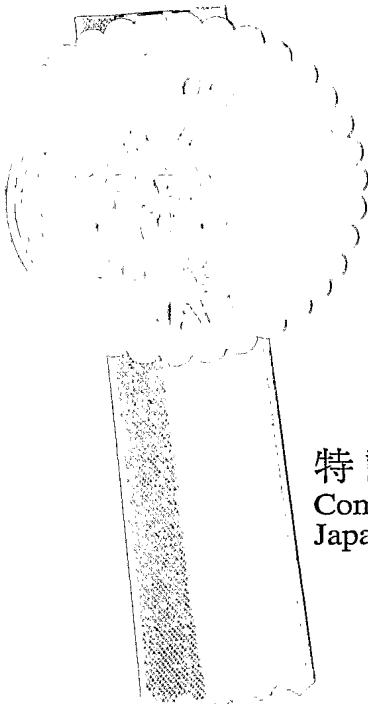
出 願 番 号
Application Number: 特願2004-031086

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

J P 2004-031086

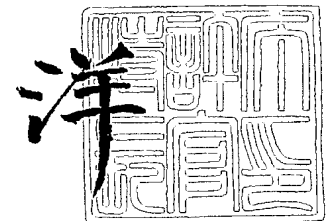
出 願 人
Applicant(s): HOYA株式会社



特許庁長官
Commissioner,
Japan Patent Office

2005年 4月 7日

小 川



【書類名】 特許願
【整理番号】 P047097
【提出日】 平成16年 2月 6日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/06
【発明者】
 【住所又は居所】 東京都新宿区中落合 2 丁目 7 番 5 号 H O Y A 株式会社内
 【氏名】 柳田 裕昭
【発明者】
 【住所又は居所】 神奈川県横浜市鶴見区小野町 7 5 番 1 号川副フロンティアテクノ
 ロジー株式会社内
 【氏名】 川副 博司
【発明者】
 【住所又は居所】 東京都新宿区中落合 2 丁目 7 番 5 号 H O Y A 株式会社内
 【氏名】 折田 政寛
【特許出願人】
 【識別番号】 000113263
 【氏名又は名称】 H O Y A 株式会社
【代理人】
 【識別番号】 100105647
 【弁理士】
 【氏名又は名称】 小栗 昌平
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100105474
 【弁理士】
 【氏名又は名称】 本多 弘徳
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100108589
 【弁理士】
 【氏名又は名称】 市川 利光
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100115107
 【弁理士】
 【氏名又は名称】 高松 猛
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100090343
 【弁理士】
 【氏名又は名称】 濱田 百合子
 【電話番号】 03-5561-3990
【手数料の表示】
 【予納台帳番号】 092740
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1

【物件名】

要約書 1

【書類名】特許請求の範囲

【請求項 1】

Cu添加p型ZnS系半導体材料からなることを特徴とする半導体材料。

【請求項 2】

前記ZnS系半導体材料は、組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma} \text{Cu}_\alpha \text{A}_\beta \text{B}_\gamma)(\text{S}_{1-x-y} \text{Se}_x \text{Te}_y)$ ($0.004 \leq \alpha \leq 0.3$, $\beta \leq 0.2$, $\gamma \leq 0.2$, $0 \leq x \leq 1$, $0 \leq y \leq 0.2$, $x + y \leq 1$. A, BはCd, Hg, アルカリ土類金属から選ばれる元素) で示される半導体材料であることを特徴とする請求項1記載の半導体材料。

【請求項 3】

前記ZnS系半導体材料は、組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma} \text{Cu}_\alpha \text{Mg}_\beta \text{Cd}_\gamma)(\text{S}_{1-x-y} \text{Se}_x \text{Te}_y)$ ($0.004 \leq \alpha \leq 0.3$, $\beta \leq 0.2$, $\gamma \leq 0.2$, $0 \leq x \leq 1$, $0 \leq y \leq 0.2$, $x + y \leq 1$) で示される半導体材料であることを特徴とする請求項1記載の半導体材料。

【請求項 4】

前記半導体材料は、補償ドーパントとしてCl、Br、I、Al、Ga、Inから選ばれる少なくとも1種のドーパントを含み、前記補償ドーパント濃度が $10^{17} \sim 10^{20} \text{ cm}^{-3}$ である請求項1乃至3のいずれかに記載の半導体材料。

【請求項 5】

前記半導体材料は、470nm～750nmにおける光吸収係数が $5 \times 10^5 \text{ cm}^{-1}$ 以下である請求項1乃至4のいずれかに記載の半導体材料。

【請求項 6】

前記半導体材料の体積抵抗率は $10^{-4} \Omega \text{ cm}$ 以上 $10^3 \Omega \text{ cm}$ 未満である請求項1乃至5のいずれかに記載の半導体材料。

【請求項 7】

前記半導体材料のキャリア密度は 10^{16} cm^{-3} 以上 10^{22} cm^{-3} 未満である請求項1乃至6のいずれかに記載の半導体材料。

【請求項 8】

請求項1乃至7のいずれかの半導体材料をその一部に用いた半導体素子。

【請求項 9】

前記半導体素子が半導体発光素子であることを特徴とする請求項8の半導体素子。

【請求項 10】

前記半導体材料が、アモルファス相または多結晶質相の正孔注入用電極層を構成してなる請求項8または9のいずれかに記載の半導体素子。

【請求項 11】

前記半導体素子が、アモルファス相または多結晶質相の発光層を有する請求項10に記載の半導体素子。

【書類名】明細書

【発明の名称】半導体材料およびこれを用いた半導体素子

【技術分野】

【0001】

本発明は、半導体材料およびこれを用いた半導体素子にかかり、特にZnSe、ZnSあるいはこれらの混晶からなる、電極とのオーミック接続が容易な低抵抗の透光性p型半導体とこれを用いる半導体素子および半導体発光素子に関する。

【背景技術】

【0002】

ZnS、ZnSe半導体は、それぞれバンドギャップおよそ3.7、2.7 eVを有し、いわゆるワイドギャップ半導体として注目されており、特に、青から緑にわたるオプトエレクトロニクス発光材料として精力的に開発が進められている（以下、このZnS、ZnSe半導体を主成分とする化合物半導体をZnS系半導体とする）。

【0003】

これら半導体のn型化は比較的容易に達成されたものの、低抵抗p型化が困難であったため、さまざまな技術開発が進められている。ZnSeのp型化には窒素(N)をドーパントとする技術が用いられてきた。これは、特許文献1に示されているように、ZnSeやGaAsの単結晶を基板としたMBE（分子線エピタキシー）法を用いたエピタキシャル成長による成膜時に、窒素(N)ラジカルを同時照射しNを格子中に導入しp-ZnSeを得る技術である。MBE法は高い真空度を必須とする成膜技術であり、Nラジカルの効率的な生成には精密に制御されたラジカル源が必須であることから生産性に問題があるという工業的課題があった。また、ZnSeのNによるキャリア密度の上限は 10^{18} cm^{-3} であることが報告されている（非特許文献1）。このため、素子への応用には抵抗率がいまだやや不十分であり、さらに低抵抗で、良好なp型半導体特性を有する材料が望まれているのが現状である。

【0004】

また、現状のp-ZnSeはキャリア濃度が十分高くないために電極金属を用いてオーミック接続を形成することが不可能であるという問題がある。このため、従来、電極金属とp-ZnSe間にp型低抵抗化が容易なZnTeを用いた多量子井戸(MQW)構造を形成するなどの技術が採用されてきたが、この構造におけるジュール熱発生によって動作中に格子欠陥が増加し電気抵抗が増し素子劣化を導くという問題があった（非特許文献2）。さらに、ZnTeはバンドギャップ2.3eVを有する物質であるので、波長540nm以下の光に対して強い光吸収を有する。このため、この波長域より短波長で発光する発光素子においては高い取り出し効率（発光効率）を望むことができないという問題がある。

【0005】

ZnSはその価電子帯上端エネルギーがZnSeよりさらに深く、ZnSeよりさらにp型低抵抗化が困難な材料である。p-ZnSを得る安定した作製技術はいまだ開発されていない。このため、その抵抗率はたかだか $10^2 \Omega \text{ cm}$ までの低減しか実現されておらず、素子応用にはまったく不十分な現状にある。

【0006】

従来、CuはZnS、ZnSeに添加されるとそれぞれ約1250、650 meVという深いアクセプタ準位を形成すると報告されている（非特許文献3）。Cu添加によってこれらの材料を低抵抗化する検討はなされていない。室温における熱エネルギーはおよそ26 meVであるので、このように深い準位からのキャリアの活性化はまったく期待されないからである。

【0007】

以上のような状況の中で、従来検討対象となったCu添加濃度はたかだか 10^{19} cm^{-3} （0.05 at%あるいは $\alpha = 0.001$ 程度に相当）までの濃度であった。Cuは上記のようにZnS、ZnSeにおいて深いアクセプタ準位を形成することが知られてきた。このアクセプタ準位位置から見積もられるキャリアの活性化比率（添加Cu濃度に対するキャリア濃度の比）は、室温においてたかだか 10^{-5} あるいはそれ以下である。例えば、 10^{19} cm^{-3} の濃度（0.05 at%あるいは $\alpha = 0.001$ 程度に相当）でCuを添加した場合に得られるキャリア密度は10

10^{14} cm^{-3} であり、 10^{21} cm^{-3} の濃度 (5 at%あるいは $\alpha = 0.1$ 程度に相当) でCuを添加しても得られるキャリア密度はせいぜい 10^{16} cm^{-3} までと推定され、到底実用的な電気特性が得られないと考えられてきた。

【0008】

また、近年、半導体発光素子の分野ではガラス基板あるいは樹脂基板などへの素子形成が、重要な課題になっており、これに伴い電極層や活性層にもアモルファス相あるいは多結晶質相の適用が求められている。しかしながら、従来のZnS系p型半導体材料は、単結晶材料あるいはエピタキシャル成長膜であることが必須であるとされてきた。なかでもホモエピタキシャル用基板としてはZnSあるいはZnSeの単結晶、ヘテロエピタキシャル基板としては類似の結晶構造を有しかつ格子定数の差の小さいGaAsやSiなどの単結晶が用いられてきた。これらエピタキシャル成長膜の成膜時の基板温度としては300℃あるいはそれ以上の高温であることが必要であるとされてきた。これらはいずれも欠陥の少ない良質なエピタキシャル膜を作製するための要件である。すなわち、欠陥の少ない良質な単結晶としてはじめてp型半導体としての特性が得られるものであったため、成膜温度を高くする必要がある。一方、これらの材料を多結晶相あるいはアモルファス相にした場合、結晶粒界に発生する格子欠陥あるいは格子歪に誘起される格子欠陥が導入される結果、これらの格子欠陥に、キャリアをトラップしてしまうというような障害が生じることになる。このため、ドーパントの活性化が抑制され良好な低抵抗材料を得ることは不可能であった。このような状況の中で、ZnS系p型半導体材料を単結晶あるいはエピタキシャル膜の形態以外で利用しようとする試みはこれまでなされることはなかった。

【0009】

【特許文献1】特許3078611 (特許権者 ミネソタマイニング & マニュファクチャリング、フロリダ大)

【非特許文献1】JournAl of CrystAl Growth、vol.197(1999)、pp.557-564 / W. FAschinger

【非特許文献2】JournAl of CrystAl Growth、vol.214/215(2000)、pp.1064-70 / A. KAtAyAmA et Al.

【非特許文献3】光物性ハンドブック (朝倉書店、1984年) pp..182-185

【発明の開示】

【発明が解決しようとする課題】

【0010】

以上のような状況であり、これまで、Cu をZnS、ZnSeなどのZnS系半導体に添加材として加えp型低抵抗化が実現されることはなかった。従来検討されてきたCu添加濃度はたかだか 10^{19} cm^{-3} (0.05 at%あるいは $\alpha = 0.001$ 程度に相当) までの濃度であり、このような状況には、前述したように、

1. 開発の初期段階においてCuが深いアクセプタ準位を形成することが知られていた、
 2. Cuを添加したZnSでは、Cu添加濃度0.01 at%以上で発光効率が著しく劣化するいわゆる輝度飽和が知られており、オプトエレクトロニクス材料としてこれ以上のCu濃度域に興味をもたれることはなかった、
- という背景があった。

以上のような状況から、これらの材料ではさらに高いCu濃度領域での電気特性の検討がなされることはなく、低抵抗のp型半導体、特に電極として用いることのできる程度に低抵抗のp型ZnS系半導体を得るのは極めて困難であった。

本発明は、前記実情に鑑みてなされたもので、容易に作製可能で、かつ、金属材料とのオーミック接続が容易な低抵抗p型ZnS系半導体材料を提供することを目的とする。

また、本発明は、ガラス基板など、単結晶基板以外の基板上に低抵抗の電極をもつ、半導体素子および半導体発光素子を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記課題を解決するために、本発明の半導体材料は、Cu添加p型ZnS系半導体材料から

なることを特徴とする。

【0012】

また本発明の半導体材料は、前記ZnS系半導体材料が、組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma}\text{Cu}_\alpha\text{A}_\beta\text{B}_\gamma)(\text{S}_{1-x-y}\text{Se}_x\text{Te}_y)$ ($0.004 \leq \alpha \leq 0.3$, $\beta \leq 0.2$, $\gamma \leq 0.2$, $0 \leq x \leq 1$, $0 \leq y \leq 0.2$, $x+y \leq 1$. A, BはCd, Hg, アルカリ土類金属から選ばれる元素) で示される半導体材料であるものを含む。

【0013】

また本発明の半導体材料は、前記ZnS系半導体材料が、組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma}\text{Cu}_\alpha\text{Mg}_\beta\text{Cd}_\gamma)(\text{S}_{1-x-y}\text{Se}_x\text{Te}_y)$ ($0.004 \leq \alpha \leq 0.3$, $\beta \leq 0.2$, $\gamma \leq 0.2$, $0 \leq x \leq 1$, $0 \leq y \leq 0.2$, $x+y \leq 1$) で示される半導体材料であるものを含む。

【0014】

ここに、半導体材料媒体はZnSでもZnSeでも、さらにこれらの混晶材料でもよい。本発明の本質は、従来にない多量のCuをZnS、ZnSeあるいはこれらの混晶材料に添加することにより、従来技術から推定することができなかった低抵抗p型半導体化が可能となることを見出した点にある。

Cu添加濃度 α を0.004~0.3 (0.2~15 at%) としたとき、ZnS系材料が低抵抗p型半導体化することを本発明者らは発見した。このような添加を施した材料は単結晶、多結晶体、アモルファスのいずれの相であっても、体積抵抗率 $10\Omega\text{cm}$ 以下のp型低抵抗半導体特性を示す。また、可視域に強い吸収を生じないため、光透過性は用いた基材すなわちCuをドーピングされていないZnS系材料とほとんど変化することがない。可視域で透光性を有し、かつ多結晶体でありながらもこのように抵抗率の小さいZnS系材料はこれまでに見出されていない。このような特性が得られる理由の詳細は不明であるが、Cu濃度が増すことによってCu-Cu間距離が小さくなることにより、Cu-Cu間相互作用が生じZnS系材料の価電子帯上端近傍に新たに電子準位が形成されるものと考えられる。このため、Cu濃度が高い領域ではじめて低濃度域ではまったく見られないこのような電気特性が生じるものと考えられる。

【0015】

本発明の半導体材料は、Au、Pt、Pdなどの大きな仕事関数を有する金属はもとより、Al、Inなどの仕事関数がこれらより小さい金属とも容易にオーミック接続が可能である。これはキャリア濃度が非常に高いためと考えられる。さらには、透光性の導電体であるITO (Indium tin oxide)、ZnO、Ga₂O₃、SnO₂などともオーミック接続が形成可能である。従来、Nドーピングp-ZnSeにおいては、電極金属とp-ZnSe間にp型低抵抗化が容易なZnTeを用いた多量子井戸 (MQW) 構造を形成するなどの技術が採用されてきた (非特許文献1)。これに対して、上記のように一般的に用いられる多様な配線材料と容易にオーミック接続を形成できる点が本発明の半導体材料の優れた特性である。

【0016】

また、単結晶相のみならず、多結晶相あるいはアモルファス相であっても低抵抗p型電気伝導特性を有するので、作製に当たってMBEのような超高真空下の成膜技術は必ずしも必要でない。例えば簡便な蒸着装置 (例えば真空度 10^{-5}Torr 程度) を利用して作製することも可能である。また、エピタキシャル成長の必要がないため、膜として利用する場合の基板を選定するにあたり結晶構造や格子定数の制約を受けない。このため結晶構造・格子定数の異なる単結晶基板あるいは多結晶基板さらにはガラス基板上への作製が可能である。また、基板温度 150°C 程度以下でも作製することができるので、この温度に耐えうる材質のプラスチック製基板も利用することができる。

【0017】

ここでCu添加濃度 α は0.004~0.3 (0.2~15 at%) であり、望ましくは α を0.02~0.24 (1~12 at%) である。Cu添加濃度 α が0.02 (1 at%) 以下のとき若干抵抗率が增加する傾向がある。Cu添加濃度 α が0.004 (0.2 at%) 以下の場合には急激に抵抗率は増加し $10^6\Omega\text{cm}$ 以上にもなってしまう実用性に乏しい。Cu濃度 α が0.24 (12 at%) を超えると、青色波長域の光透過性が若干低下する傾向がある。Cu添加濃度 α が0.3 (15 at%) を超える

場合、CuはZnS、ZnSeへの固溶限界を超えてしまうと考えられ、製造時にCuS、Cu₂SあるいはCuSeなどの別相が生じてしまい均質な材料が得られない。またこの場合、低抵抗p型の電気特性は保持することができるものの、CuS、Cu₂SあるいはCuSeは可視域に強い光吸収を有するため可視光域の光透過性が得られなくなるという問題が生じる。

【0018】

また、実質上可視域の光透過性は、用いた基材すなわちCuをドーピングされていないZnS、ZnSeあるいはこれら材料の混晶とほとんど変化することがない。このため、可視域の半導体発光素子に应用する場合、この材料を正孔注入電極に用いると光透過性が得られるので、高い光取り出し効率を望むことができる点できわめて優れた材料である。

なお、本発明のCu添加p型ZnS系半導体材料には、従来ZnS系半導体に関して行われてきたように、20%程度を上限として他の元素、すなわち、Zn置換の形でMg、Cd、Ca、Hgが、またSおよび/あるいはSe置換の形でTeが導入可能である。これらの元素の導入によって本発明の本質的特徴は損なわれることはない。これらの元素導入によって、抵抗率、バンドアライメント、透過波長域、屈折率の調整等が可能である。Mg、Cd、CaあるいはHgの導入によって伝導帯下端エネルギー位置を上昇あるいは下降させることができる。Te導入によって価電子帯上端エネルギー位置を上昇させることができる。特に、Mg導入によってエネルギーギャップが増大し、青色光透過率が改善されるので、青色発光素子としての利用に有用である。これらによってバンドアライメント、屈折率を調整し良好なヘテロ構造を構成することができる。

【0019】

また本発明の半導体材料は、前記半導体材料が、補償ドーパントとしてCl、Br、I、Al、Ga、Inから選ばれる少なくとも1種のドーパントを含み、前記補償ドーパント濃度が $10^{17} \sim 10^{20} \text{ cm}^{-3}$ ($5 \times 10^{-4} \sim 0.5 \text{ at\%}$ に相当)であるものを含む。

【0020】

詳細は実施例に示すものであるが、我々の鋭意研究の結果、Cu添加ZnS系半導体材料は、図12のように $\alpha = 0.004 \sim 0.01$ のごく狭い組成範囲において、Cu添加濃度増加に伴いおよそ $10 \Omega \text{ cm}$ から $10^{-1} \Omega \text{ cm}$ 程度へと非常に大きく体積抵抗率が変化し、これ以上のCu添加濃度域では抵抗率の変化が組成変化に対して非常に緩やかである、という特徴を有していることを見出した。

このため、 $10 \sim 10^{-1} \Omega \text{ cm}$ 程度の間で所望の体積抵抗率を得ようとする場合、例えば α の値で ± 0.0005 といった精密な組成制御が必要な場合、所望の抵抗率を得るためにCu添加濃度の精密制御に代えて、Cu添加ZnS系半導体材料にさらに補償ドーパントを同時に添加することでそのキャリア濃度を微調整する場合がある。ここで、補償ドーパントはCl、Br、I、Al、Ga、Inから選ばれる少なくとも1種のドーパントとし、その補償ドーパント濃度が $10^{17} \sim 10^{20} \text{ cm}^{-3}$ であるように構成する。これらの補償ドーパントは、これまでZnS系半導体に関して知られているように、この濃度領域ではほぼ1に近い高い活性化率を有している。補償ドーパントを加えない場合、Cu添加濃度 $\alpha = 0.004 \sim 0.01$ の領域で得られるキャリア濃度は 10^{18} 弱 $\sim 10^{20} \text{ cm}^{-3}$ のオーダーである。そのため、このキャリア濃度を所望の値に微調整する補償ドーパント濃度としては $10^{17} \sim 10^{20} \text{ cm}^{-3}$ の範囲であれば十分に微調整用の補償ドーパントとしての役割を満足することとなる。

【0021】

すなわち本発明の半導体材料は、Cu添加量のみでなく、補償ドーパント (compensator) を用いてその抵抗率を調整することが可能である。補償ドーパントとして、従来ZnS系半導体のn型ドーパントとして使用されているCl、Br、I、Al、Ga、Inが利用できる。このような抵抗率調整はn型あるいは真性ZnS系半導体とのホモ接合、他半導体材料とのヘテロ接合を形成して半導体素子を構成する際に、キャリアバランス調整、正孔-電子再結合位置の調整などに利用可能な技術である。

【0022】

また本発明の半導体材料は、前記半導体材料が、470nm \sim 750nmにおける光吸収係数が $5 \times 10^5 \text{ cm}^{-1}$ 以下であるものを含む。

この構成により、透光性の半導体材料として有効に適用可能である。

【0023】

また本発明の半導体材料は、前記半導体材料の体積抵抗率が $10^{-4} \Omega \text{cm}$ 以上 $10^3 \Omega \text{cm}$ 未満であるものを含む。

この構成により、p型半導体としてあるいは正孔注入用電極層として、半導体デバイスへの適用が可能になる。

【0024】

また本発明の半導体材料は、前記半導体材料のキャリア密度が 10^{15}cm^{-3} 以上 10^{22}cm^{-3} 未満であるものを含む。

この構成により、p型半導体としてあるいは正孔注入用電極層として半導体デバイスへの有効な適用が可能となる。

【0025】

また本発明の半導体素子は、上記半導体材料をその一部に用いたものである。

【0026】

また、本発明の半導体素子は、前記半導体素子が半導体発光素子であるものを含む。

【0027】

また、本発明の半導体素子は、前記半導体材料が、アモルファス相または多結晶質相の正孔注入用電極層を構成してなるものを含む。

この構成により、基板あるいは成膜時の下地層に制約がなく作製の容易な半導体素子を得ることができる。

【0028】

また本発明の半導体素子は、アモルファス相または多結晶質相の発光層を有してなるものを含む。

この構成により、基板あるいは成膜時の下地層に制約がなく作製の容易な半導体素子を得ることができる。

【0029】

本発明の半導体材料は、低抵抗であるために、正孔注入用電極としてのみならず、電極層と活性層との間に介在せしめられるバッファ層などの機能層などとして、効率のよい半導体素子を形成することができる。ここで半導体素子とは、従来半導体材料の応用技術として知られているLED、LD、太陽電池、センサー等など種々の半導体素子を指す。

また、ZnSe/ZnTe MQW構造に見られるようなジュール熱発生に起因する素子劣化の問題がない。このために長期安定性に優れた素子を得ることができる。

【発明の効果】

【0030】

本発明の半導体材料は、透光性でかつ低抵抗のp型ZnS系半導体材料であり、単結晶に限定されることなく多結晶質材料、アモルファス材料として、下地を選ぶことなく、容易に作製可能なp型半導体材料である。さらに正孔注入用電極材料としても、きわめて有効であり、一般的な配線材料とのオーミック接続が容易な低抵抗p型ZnS系半導体材料が提供される。またこれを用いた低抵抗半導体素子および長寿命半導体発光素子等が提供される。

【発明を実施するための最良の形態】

【0031】

以下、本発明の実施の形態について説明する。

(第1の実施の形態)

この発光ダイオードは、図1に示すように、正孔注入用半導体層(p型半導体層)13として、CuドープZnSe薄膜を用いたことを特徴とするものである。すなわち、この発光ダイオードは、無アルカリガラス基板からなる基板11上に、透光性電極としてITO薄膜12(膜厚300nm)を形成し、その上に正孔注入用半導体層(p型半導体層)13として、たとえば、CuドープZnSe薄膜を膜厚300nm堆積し、そのうえに、発光層14(膜厚30nm)として、ZnSe系アモルファス半導体を形成し、発光層内には、InPを核とし、ZnSeを殻とする、コア

シエル構造のナノ結晶コロイド16を分散させるとともに、発光層上に導電性を有する電子注入用半導体層（n型半導体層）15（膜厚500nm）の多結晶薄膜を堆積してなるものである。

この構造によれば、正孔注入用半導体層を構成するp型半導体材料が透光性物質であるため、発光効率の良好な発光ダイオードを実現できる。たとえば、キャリア濃度 $1 \times 10^{19} \text{ cm}^{-3}$ 以上のCu ドープZnSe薄膜が好適である。なお、電子注入用半導体層15上にAなどの電極17を形成してもよい。なお、ITO上および電子注入用半導体層15上にはAなどの電極18及び電極層17が形成されており、正孔注入用半導体層13への給電はITO上に形成したAlなどの電極18によって行なわれ、一方、電子注入用半導体層15への給電はAlなどの電極17によって行なわれる。

【0032】

次にこの半導体発光素子の製造方法について説明する。

発光層を形成する同時二極性半導体としてZnSeを選択した。ITO薄膜付き無アルカリガラス基板を、分子線エピタキシー(MBE)成膜用真空装置(エイコーエンジニアリング製、到達真空度 $5 \times 10^{-10} \text{ Torr}$)内に、成膜用のガラス基板11として導入し、基板ホルダー上に保持した(図2(A))。

【0033】

次に、図2(b)に示すように基板を300℃に昇温し、15分放置した。Znセル、Seセル、Cuセルから、各成分の分子線を放出させ、Cuドープしてp型化したZnSe多結晶薄膜からなるp型半導体層を300nm堆積させた。

【0034】

続いて、図2(c)に示すようにZnセル、Seセルおよび第3の成分を充填したセルから、各成分の分子線を放出させ、ZnSe系アモルファス相を形成した。このとき同時に、上記第3の成分として有機溶剤に分散したZnSe被覆InPナノ結晶(直径2.5 nm、粒径平均値に対する粒径標準偏差の比(CV値) 10 %)を、エレクトロスプレー法により、分子線として放出し、3分子線ともに基板に照射して、InPナノ結晶の分散したZnSe薄膜を30 nm成膜した。

【0035】

そして図2(d)に示すように、最後に、Znセル、Seセル、およびZnCl₂セルから各成分の分子線を放出させ、n型化したZnSe薄膜を500nm堆積させた。

【0036】

さらに図2(e)に示すように、Alからなる電極17、18を加熱蒸着法で50nmの厚さとなるように形成した。

【0037】

このようにして形成した図1に示す発光ダイオードの電極17と電極18との間に電圧を印加したところ良好な非線形性曲線が得られた。立ち上がり電圧は、3 V付近で、同時二極性半導体材料であるZnSeの禁制帯幅に対応する。また、図3に電圧-電流曲線、図4に発光スペクトルを示すように、波長525 nmに鋭い発光があり(緑色)、本発明の発光ダイオードが有効に機能したことを確認した。

【0038】

(第2の実施の形態)

次に、本発明の第2の実施の形態について説明する。

以下の実施の形態では、膜の性質について詳細に実験し考察する。

Zn、Se、Cuの各高純度原料(純度99.9999%)を用いて、図5に示すように絶縁性ZnSe基板21(体積抵抗率 $10^8 \text{ } \Omega \text{ cm}$ 以上、面方位(111))上に抵抗加熱型真空蒸着装置によって成膜を行う。この時、各原料の温度はそれぞれ250、150、1050℃とし、同時に基板21上に蒸着することによって所望の組成の膜を堆積させる。得られた膜に、ランプ加熱炉を用いて窒素ガス雰囲気下で400℃-5分のポストアニール処理を施して、厚さ0.4 $\mu \text{ m}$ の膜22を得る。

この膜をX線回折法で観察すると、(111)配向した閃亜鉛鉱型ZnSeと同様の回折線が得られる。ICP分析により組成を確認すると、Zn、Cu、Se がそれぞれ45.5、4.5、50at%含ま

れることがわかる。また、SeM観察によるとこれらの膜は粒径 $1\sim 5\mu\text{m}$ を有する多結晶体であった。

【0039】

この膜の抵抗率を4探針法で観察したところ $0.008\ \Omega\text{cm}$ であり非常に低抵抗である。それぞれ。また、Seebeck効果起電力を観察したところ、正の温度差(+5度)に対して、負の起電力(およそ -0.1mV)が得られ、この膜がp型伝導性を有することが確認される。この膜上に、Au、Al、ITOをそれぞれ2点ずつスパッタ法にて成膜し、各電極間(すなわちAu-Au、Al-Al、ITO-ITO間)の電流-電圧特性を確認したところ、いずれの場合もしきい電圧のないオーミック接続が形成されていることが確認される。また、光透過性を確認したところ基板の吸収端である 460nm 以上の波長では少なくとも $2.2\mu\text{m}$ まで顕著な吸収は見られず、25%以上の透過率が得られる。その吸収係数は最大でも $4\times 10^4\ \text{cm}^{-1}$ と見積もられる。

【0040】

(第3の実施の形態)

次に、本発明の第3の実施の形態について説明する。

図6に示すように、n型ZnSe基板31(Ga添加、体積抵抗率 $\sim 10^{-1}\ \Omega\text{cm}$ 、面方位(111))を用い、この基板の上にMBE法でNドープp-ZnSe層32(キャリア濃度 $2\times 10^{17}\ \text{cm}^{-3}$)をおよそ $1\mu\text{m}$ 成膜する。この膜上に第2の実施の形態と同様にCu添加ZnSeを蒸着成膜し、p型ZnSe層33を形成してポストアニールを施す。さらにこの膜上に直径 1mm のAu電極34を真空蒸着法によりおよそ 100nm の厚さで取り付ける。

そしてさらに、このn型ZnSe基板31の裏面にInによる電極35を取り付け、Au電極とIn電極間の電流-電圧特性を観察すると、順方向(Au電極を正極)バイアス約 3V 以上で電流が立ち上がる整流性が得られる。また、この電圧以上を印加すると、ピーク波長 465nm の発光とピーク波長 600nm のブロードなスペクトルを持つ発光が得られる。この素子は、 20mA の定電流動作で 1000 時間の駆動を行っても、発光強度の減少は観察されなかった。

【実施例】

【0041】

(実施例1~5)

本発明実施例の半導体材料を形成するために、Zn、Se、Cuの各高純度原料(純度99.99%)を用いて、絶縁性ZnSe基板(体積抵抗率 $10^8\ \Omega\text{cm}$ 以上、面方位(111))上に抵抗加熱型真空蒸着成膜を行った。Zn、Se原料温度は 250 、 150°C とした。Cu原料温度は $925\sim 1100^\circ\text{C}$ とした。これら原料を同時に基板上に蒸着し所望の組成の膜を堆積させた。Cu原料温度を変化させることで得られるCu濃度(組成)を変化させた。得られた膜に、ランプ加熱炉を用いて窒素ガス雰囲気下で 400°C -5分のポストアニール処理を施して、厚さ $0.3\sim 0.4\mu\text{m}$ の膜を得た。

この膜をX線回折(XRD)法で観察すると、(111)配向した閃亜鉛鉱型ZnSeと同様の回折線を得ることができた。SeM観察によるとこれらの膜は粒径 $1\sim 5\mu\text{m}$ を有する多結晶体であった。またICP分析によりこの膜の組成を確認すると、Zn、Se、Cuがそれぞれ表1に示す量が含まれることがわかった。例えば、実施例1においては、Zn、Se、Cuはそれぞれ45.5、50.0、4.5 at%であった。これは組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma}\text{Cu}_\alpha\text{A}_\beta\text{B}_\gamma)(\text{S}_{1-x-y}\text{Se}_x\text{Te}_y)$ の表記で示した場合、 $\alpha=0.09$ 、 $\beta=\gamma=0$ 、 $x=1$ 、 $y=0$ である。他の実施例の組成も同様に表1中に示してある。ここでは原料温度が高いほど原料の蒸気圧が高くなり、その結果、得られる膜のCu濃度が高くなっている。この膜の抵抗率を4探針法で観察したところ表1に示すとおり $0.5\sim 0.0008\ \Omega\text{cm}$ であり非常に低抵抗であることがわかった。また、Seebeck効果起電力を観察したところ、正の温度差に対して、負の起電力が得られ、この膜がp型伝導性を有することが確認された。実施例1、2、5の光透過特性は図7に曲線A、b、cに示すとおりであった。基板の吸収端である 460nm 以上の波長では少なくとも $2.2\mu\text{m}$ まで顕著な吸収は見られず、25%以上の透過率が得られた。その吸収係数はこの波長域で最大でも $4\times 10^4\ \text{cm}^{-1}$ であった。

実施例1の膜上に、Au、Al、ITOをそれぞれ2点ずつスパッタ法で成膜(直径 1mm 、間隔およそ 5mm 、厚さおよそ 100nm)し、各電極間(すなわちAu-Au、Al-Al、ITO-ITO間)の電

流-電圧特性を確認したところ、いずれの場合も、図8に示すとおり、しきい電圧のないオーミック接続が形成されていることが確認された。

この例ではAu、Al、ITOをスパッタ法により成膜したが、従来汎用されている成膜法、すなわち真空蒸着法、パルスレーザ蒸着法などの成膜法で作製した場合も同様の結果が得られる。

【0042】

(比較例1～2) (実施例29)

Cu 原料温度を875℃ (比較例1)、900℃ (比較例2)、1150℃ (実施例29) として、Cu濃度を変化させた以外は、実施例1と同様に、厚さ0.4μmのCu 添加ZnSe膜を得た。ICP分析及びSIMS分析 (2次イオン質量分析) によれば、それぞれの膜は表1に示すCu 濃度を有していた。SEM観察によるとこれら比較例1、比較例2、実施例29の膜は粒径1～5μmを有する多結晶体であった。XRD回折法解析によれば、比較例1、比較例2の膜は(111)配向した閃亜鉛鉱型ZnSeと同様の回折線が得られた。また、比較例1、比較例2の膜のSeebeck起電力を測定した結果、この膜はp型半導体とはなっていないことが確認された。そしてその抵抗率も表1に示すとおり、非常に大きい値を示していることがわかった。また、比較例1、比較例2の光透過性を観察したところ460nm以上の波長で少なくとも2.2μmまで顕著な吸収は見られず、35%以上の透過率が得られた。

【0043】

また実施例29の膜は濃い褐色を呈しており、可視域に強い吸収が存在することがわかった。XRD回折法解析によれば、実施例29の膜は(111)配向した閃亜鉛鉱型ZnSeと同様の回折線に加えて、CuSeおよびCu_{1.8}Seと同定される回折線が得られ、この膜がZnSe結晶相とCuSeおよびCu_{1.8}Se結晶相からなることがわかった。CuSeおよびCu_{1.8}Seは低抵抗のp型半導体特性を示すことが知られており、CuSeおよびCu_{1.8}Seからなる実施例29の膜について、Seebeck起電力を測定した結果、この膜はp型半導体特性を有していることが確認された。また、その抵抗率も表1に示すとおり0.0005Ωcmと非常に低い値を示していた。すなわち、この膜は単相でなく透光性は得にくいものの、非常に低抵抗のp型半導体としての特性を有していることがわかった。この膜にAu、Al、ITOをそれぞれ2点ずつスパッタ成膜し、各電極間の電流-電圧特性を観察したところ、いずれもオーミック接続が形成されていることがわかった。このため、この特長を利用する限りにおいては有用である。

【表1】

	実施例1	実施例2	実施例3	実施例4	実施例5	比較例1	比較例2	実施例29
Zn (at%)	45.5	49.7	48	44	35	49.9	49.95	30
Se (at%)	50	50	50	50	50	50	50	50
Cu (at%)	4.5	0.3	2	6	15	0.1	0.05	20
Total (at%)	100	100	100	100	100	100	100	100
α	0.09	0.006	0.040	0.12	0.30	0.002	0.001	0.40
β	0	0	0	0	0	0	0	0
γ	0	0	0	0	0	0	0	0
x	1	1	1	1	1	1	1	1
y	0	0	0	0	0	0	0	0
抵抗率(Ωcm)	0.008	0.5	0.15	0.02	0.0008	1000	10000	0.0004
キャリア濃度(cm ⁻³)	2.0E+20	7.5E+19	1.2E+20	1.5E+20	3.0E+20	2.0E+17	1.0E+16	7.2E+20

【0044】

(実施例6～10)

次に本発明の実施例6乃至10について説明する。

基板として無アルカリガラス (Corning社製 #7059) を使用した以外は実施例1～5と同様にCu ドープZnSeの成膜を行った。SEM観察によると、この膜は粒径1～5μmを有する多結晶体であった。X線回折 (XRD) 法で観察すると、これらの膜ではいずれも(111)配向した閃亜鉛鉱型ZnSeと同様の回折線が得られた。ICP分析により組成を確認すると、表2に示すとおりCu の含有量は実施例1～5とほぼ同様の濃度 (0.8～13at%) であった。例えば、実施例9では、Zn, Se, Cuはそれぞれ 43.0, 50.0, 7.0 at% であった。これは組成式 (Zn_{1- α - β - γ} Cu _{α} A _{β} B _{γ}) (S_{1-x-y} Se_x Te_y) の表記で示した場合、 $\alpha=0.14$, $\beta=\gamma=0$, $x=1$, $y=0$ である。他の実施例の組成も同様に表2中に示してある。また、い

ずれの膜もAu効果起電力によりp型伝導を示すことがわかった。また、抵抗率 $5 \sim 0.0015 \Omega \text{ cm}$ を有し、低抵抗であることがわかった。さらに光透過性を観察したところ460nm以上の波長で少なくとも $2.2 \mu \text{ m}$ まで顕著な吸収は見られず、25%以上の透過率が得られた。加えてこの膜にAu、Al、ITOをそれぞれ2点ずつスパッタ成膜し、各電極間の電流-電圧特性を観察したところ、いずれもオーミック接続が形成されていることがわかった。

【表2】

	実施例6	実施例7	実施例8	実施例9	実施例10
Zn (at%)	45.5	49.2	48	43	37
Se (at%)	50	50	50	50	50
Cu (at%)	4.5	0.8	2	7	13
Total (at%)	100	100	100	100	100
α	0.09	0.016	0.04	0.14	0.26
β	0	0	0	0	0
γ	0	0	0	0	0
x	1	1	1	1	1
y	0	0	0	0	0
抵抗率 ($\Omega \text{ cm}$)	0.02	5	0.2	0.02	0.0015
キャリア濃度(cm^{-3})	$5.0\text{E}+19$	$9.0\text{E}+18$	$6.0\text{E}+19$	$6.5\text{E}+19$	$5.0\text{E}+20$

【0045】

(実施例11～15)

次に本発明の実施例11乃至15について説明する。

S原料として高純度S(純度99.9999%)を用いて、これをクラッキングセルを有した蒸着源から供給しSをさらに加えた以外は実施例6と同様に成膜を行った。S、Se原料温度はそれぞれ $80 \sim 110^\circ \text{C}$ 、 $125 \sim 150^\circ \text{C}$ とした。得られた膜は、Au効果起電力からp型半導体であることが確認された。表3に示すとおり、Cu濃度は4.2～7at%、S濃度は20～50at%($y=0.4 \sim 1$, $Z=0$)であった。例えば、実施例11では、Zn, S, Se, Cuはそれぞれ45.5, 20.0, 30.0, 4.5 at%であった。これは組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma} \text{Cu}_\alpha \text{A}_\beta \text{B}_\gamma)(\text{S}_{1-x-y} \text{Se}_x \text{Te}_y)$ の表記で示した場合、 $\alpha=0.09$, $\beta=\gamma=0$, $x=0.6$, $y=0$ である。他の実施例の組成も同様に表3中に示してある。また、いずれの膜も $5 \sim 0.05 \Omega \text{ cm}$ の低い抵抗率を有することがわかった。XRD法による観察からいずれの膜も(111)配向した閃亜鉛鉱型結晶からなることがわかった。また、実施例15の膜の透過スペクトルは図9に示すように、460nm以上の波長では少なくとも $2.2 \mu \text{ m}$ まで顕著な吸収は見られず、50%以上の透過率が得られた。またさらに、Sを含まない例よりもさらに460nm以下の波長範囲の透過率が高くなっていることが確認された。SEM観察によるとこれらの膜は粒径 $1 \sim 5 \mu \text{ m}$ を有する多結晶体であった。この膜にAu、Al、ITOをそれぞれ2点ずつスパッタ成膜し、各電極間の電流-電圧特性を観察したところ、いずれもオーミック接続が形成されていることがわかった。

【表3】

	実施例11	実施例12	実施例13	実施例14	実施例15
Zn (at%)	45.5	45.8	45.2	43.7	43
S (at%)	20	30	50	45	25
Se (at%)	30	20	0	5	25
Cu (at%)	4.5	4.2	4.8	6.3	7
Total (at%)	100	100	100	100	100
α	0.09	0.084	0.096	0.126	0.14
β	0	0	0	0	0
γ	0	0	0	0	0
x	0.6	0.4	0	0.1	0.5
y	0	0	0	0	0
抵抗率 (Ωcm)	0.05	0.12	5	2	0.3
キャリア濃度 (cm^{-3})	5.0E+19	2.2E+19	1.0E+19	1.0E+19	1.3E+19

【0046】

(実施例16～21)

次に本発明の実施例16乃至21について説明する。

Mg、Cd、Teをさらに蒸着原料に加えた以外は実施例1と同様に成膜を行った。Mg、Cd、Teの各原料温度は、500～600℃、550～675℃、260～310℃とした。得られた膜は、XRD法による観察によっていずれも(111)配向した閃亜鉛鉱型であることがわかった。SeM観察によるとこれらの膜は粒径1～5 μm を有する多結晶体であった。また、Au効果起電力からp型半導体であることが確認された。ICP分析によって表4に示すとりの組成であることが確認された。例えば、実施例16では、Zn、Mg、Se、Cuはそれぞれ42.5、5、50.0、2.5 at%であった。これは組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma}\text{Cu}_\alpha\text{A}\beta\text{B}_\gamma)(\text{S}_{1-x-y}\text{Se}_x\text{Te}_y)$ の表記で示した場合、 $\alpha=0.05$ 、 $\beta=0.1$ 、 $\gamma=0$ 、 $x=0$ 、 $y=0$ である。他の実施例の組成も同様に表中に示してある。また、1 Ωcm 以下の低い抵抗率を有することがわかった。光透過性を観察したところ460nm以上の波長で少なくとも2.2 μm まで顕著な吸収は見られず、20%以上の透過率が得られた。この膜にAu、Al、ITOをそれぞれ2点づつスパッタ成膜し、各電極間の電流-電圧特性を観察したところ、いずれもオーミック接続が形成されていることがわかった。

【表4】

	実施例16	実施例17	実施例18	実施例19	実施例20	実施例21
Zn (at%)	42.5	37	40.2	36.5	45.5	45
Mg (at%)	5	8				
Cd (at%)			5	9		
Cu (at%)	2.5	5	4.8	4.5	4.5	5
Se (at%)	50	50	50	50	45	41.5
Te (at%)					5	8.5
Total (at%)	100	100	100	100	100	100
α	0.05	0.1	0.096	0.09	0.09	0.1
β	0.1	0.16	0	0	0	0
γ	0	0	0.1	0.18	0	0
x	0	0	0	0	0	0
y	0	0	0	0	0.1	0.17
抵抗率 (Ωcm)	0.32	0.65	0.15	0.25	0.08	0.052
キャリア濃度 (cm^{-3})	3.2E+19	1.2E+19	2.0E+19	4.2E+19	2.5E+20	6.0E+20

【0047】

(実施例22～25)

次に本発明の実施例22乃至25について説明する。

Cuに加え、Al、Ga、InおよびClをそれぞれ添加した以外は実施例1と同様に成膜を行った。Al、Ga、Inの添加には、Al、Ga、Inの各高純度材料(純度99.9999%)を蒸着源(原料温度はそれぞれ650℃、600℃、575℃)として利用した。Cl添加原料として ZnCl_2 (純度99.999%)を用い、その保持温度は320℃とした。Zn、Se、Cuに加え、各々のこれら原料を基

板上に同時に蒸着し所望の組成の膜を堆積させた。Al, Ga, In, ZnCl_2 の各原料は微量添加であるため精密な温度制御（温度偏差 $\pm 0.5\%$ 、PID制御）を行った。ICP分析によれば、Zn、Cu、Seの各濃度は実施例1と同様であった。SIMS分析によれば、Al、Ga、In、Clの各濃度はそれぞれ 8×10^{19} 、 3.5×10^{19} 、 5×10^{19} 、 $9 \times 10^{19} \text{ cm}^{-3}$ であった。XRD観察すると(111)配向した閃亜鉛鉱型ZnSeと同様の回折線が得られた。また、SeM観察によるとこれらの膜は粒径 $1 \sim 5 \mu\text{m}$ を有する多結晶体であった。Au効果起電力からこれらがすべてp型半導体であることが確認された。これらの抵抗率は、それぞれ250、27、38、 $920 \Omega\text{cm}$ であった。これらの膜では、 460nm 以上の波長では少なくとも $2.2 \mu\text{m}$ まで顕著な吸収は見られず、20%以上の透過率が得られた。この膜にAu、Al、ITOをそれぞれ2点ずつスパッタ成膜し、各電極間の電流-電圧特性を観察したところ、いずれもオーミック接続が形成されていることがわかった。

【0048】

（実施例26）

次に本発明の実施例26について説明する。

n型ZnSe基板（Ga添加、体積抵抗率 $\sim 10^{-1} \Omega\text{cm}$ 、面方位(111)）を用い、この基板上にMBE法でNドープp-ZnSe（キャリア濃度 $2 \times 10^{17} \text{ cm}^{-3}$ ）をおよそ $1 \mu\text{m}$ の厚さで成膜した。この膜上に実施例1と同様にCu添加ZnSeを蒸着成膜し、ポストアニールを施した。さらに、この膜上に直径 1mm のAu電極を真空蒸着法によりおよそ 100nm の厚さで取り付け、n-ZnSe基板にIn電極を超音波ハンダで取り付け、Au電極とIn電極間の電流-電圧特性を観察した。図10に示すように順方向（Au電極を正極）バイアス電圧約 3V 以上で電流が立ち上がる整流性が得られた。また、このしきい電圧を超える電圧を印加すると、図11のようなピーク波長 465nm の発光とピーク波長 600nm のブロードなスペクトルを持つ発光が得られた。この 465nm 発光はpn接合界面での正孔-電子再結合による発光、 600nm 発光は 465nm 発光に光励起された基板結晶の蛍光であると考えられる。

20mA の低電流動作でこの素子の駆動を1000時間を行ったところ、発光強度の初期強度からの減少は観察されず、長時間にわたり安定な動作が得られることが確認された。

【0049】

（実施例27）

次に本発明の実施例27について説明する。

基板として、n型ZnSe基板（Ga添加、体積抵抗率 $\sim 10^{-1} \Omega\text{cm}$ 、面方位(111)）を用い、この基板上にMBE法でノンドープZnSeをおよそ 50nm の厚さで成膜した。この膜上に実施例1と同様にCu添加ZnSeを蒸着成膜し、ポストアニールを施した。さらに、この膜上に直径 1mm のAu電極を真空蒸着法によりおよそ 100nm の厚さで取り付け、これによりn-ZnSe基板とp型ZnSeとで、薄いi層が挿入されたpn接合を形成したことになる。n型ZnSe基板にIn電極を超音波ハンダで取り付け、Au電極とIn電極間の電流-電圧特性を観察したところ図10に示したのと同様に順方向（Au電極を正極）バイアス電圧約 3V 以上で電流が立ち上がる整流性が得られた。また、このしきい電圧を超える電圧を印加すると、図11と同様のスペクトルを持つ発光が得られた。さらにまた、 20mA の定電流動作でこの素子の駆動を1000時間行ったところ、発光強度の初期強度からの減少は観察されず、長時間に渡り安定な動作が得られることが確認された。

【0050】

（実施例28）

次に本発明の実施例28について説明する。

成膜時の基板温度を 125°C にし、ランプ加熱炉を用いたポストアニールを行わないことを除いては実施例6と同様にCu添加ZnSeを蒸着成膜し、厚さ $0.2 \mu\text{m}$ の膜を得た。XRD法で観察したところ、回折ピークのないブロードなハローパターンのみのパターンが得られたことからこの膜がこの手法では回折が得られない微結晶（粒径 $2 \sim 3\text{nm}$ 以下）からなる薄膜あるいは、非晶質薄膜であることがわかった。また、SeM観察からもこの膜は粒状物や粒界は観測されず、非晶質薄膜であることを確認した。さらにまた透過率を測定したところ、 460nm より長波長ではすくなくとも $2.2 \mu\text{m}$ まで顕著な吸収は観察されず、20%以上の透

過率が得られた。4 探針法によって $4\Omega\text{cm}$ の低効率を有することがわかった。また、Au効果起電力からp型伝導性を有することがわかった。また、ICP分析によれば、Zn, Se, Cuの各濃度はそれぞれ44.0, 5.0, 51.0 at%であった。

【0051】**(実施例30)**

基板として多結晶 n 型 ZnSe 基板 (Ga 添加, 体積抵抗率 $\sim 2\Omega\text{cm}$) を準備した。これは、CVD 法によって作製された多結晶 ZnSe 基板 (米国 ICL 社製) に、ZnS 系半導体材料に関して従来知られている n 型低抵抗化処理である (Zn+Ga) 溶融浴浸漬処理 (Ga/Zn=0.15 (モル比), $950^{\circ}\text{C}-50$ 時間) を加えた後、その表面に研磨を施したものである。この基板上に実施例 1 と同様に Cu 添加 ZnSe を蒸着成膜し、ポストアニールを施した。得られた膜は SEM 観察により粒径 $1\sim 2\mu\text{m}$ 程度の多結晶であることがわかった。この膜上に直径 1mm の Al 電極を真空蒸着法によりおよそ 50nm の厚さで取り付けた。n 型 ZnSe 基板に In を超音波ハンダで取り付け、さらに窒素雰囲気下で $350^{\circ}\text{C}-5$ 分の熱処理を加えることで In 電極を形成した。Al 電極と In 電極間の電流-電圧特性を観察したところ、順方向 (Al 電極を正極) バイアス電圧約 3.5V 以上で電流が立ち上がる整流性が得られ、この素子がダイオードとして機能していることが確認された。

【産業上の利用可能性】**【0052】**


以上説明してきたように、本発明の半導体材料は ZnS 系材料の透光性の低抵抗 p 型半導体材料として利用が可能である。また、これを用いた半導体素子に利用が可能である。さらに、これを用いた高効率でかつ長寿命の発光素子を初めとする各種の半導体デバイスへの利用が可能である。

【図面の簡単な説明】**【0053】**

- 【図1】 本発明の第1の実施の形態の半導体発光素子を示す図
- 【図2】 本発明の第1の実施の形態の半導体発光素子の製造工程を示す図
- 【図3】 本発明の第1の実施の形態の半導体発光素子の電圧-電流曲線を示す図
- 【図4】 本発明の第1の実施の形態の半導体発光素子の発光スペクトルを示す図
- 【図5】 本発明の第2の実施の形態の半導体材料を示す図
- 【図6】 本発明の第3の実施の形態の半導体発光素子を示す図
- 【図7】 本発明の実施例1、実施例2及び実施例5の半導体材料の透過スペクトルを示す図
- 【図8】 本発明の実施例1の半導体材料の電圧-電流曲線を示す図
- 【図9】 本発明の実施例15の半導体材料の透過スペクトルを示す図
- 【図10】 本発明の実施例26の半導体発光素子の電圧-電流曲線を示す図
- 【図11】 本発明の実施例26の半導体発光素子の EL スペクトルを示す図
- 【図12】 本発明の Cu 添加 ZnS 系半導体材料の Cu 添加量に対する体積抵抗率を示した図

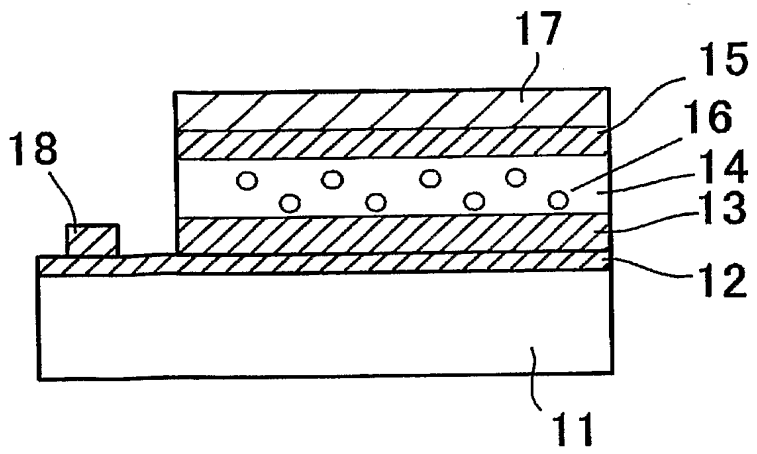
【符号の説明】**【0054】**

- 11 基板
- 12 ITO
- 13 p 型電極層 (正孔注入用電極層)
- 14 発光層
- 15 n 型電極層 (電子注入用電極層)
- 16 ナノ結晶
- 17 電極層
- 18 電極
- 21 基板
- 22 Cu 添加 p 型 ZnS 系半導体材料からなる膜

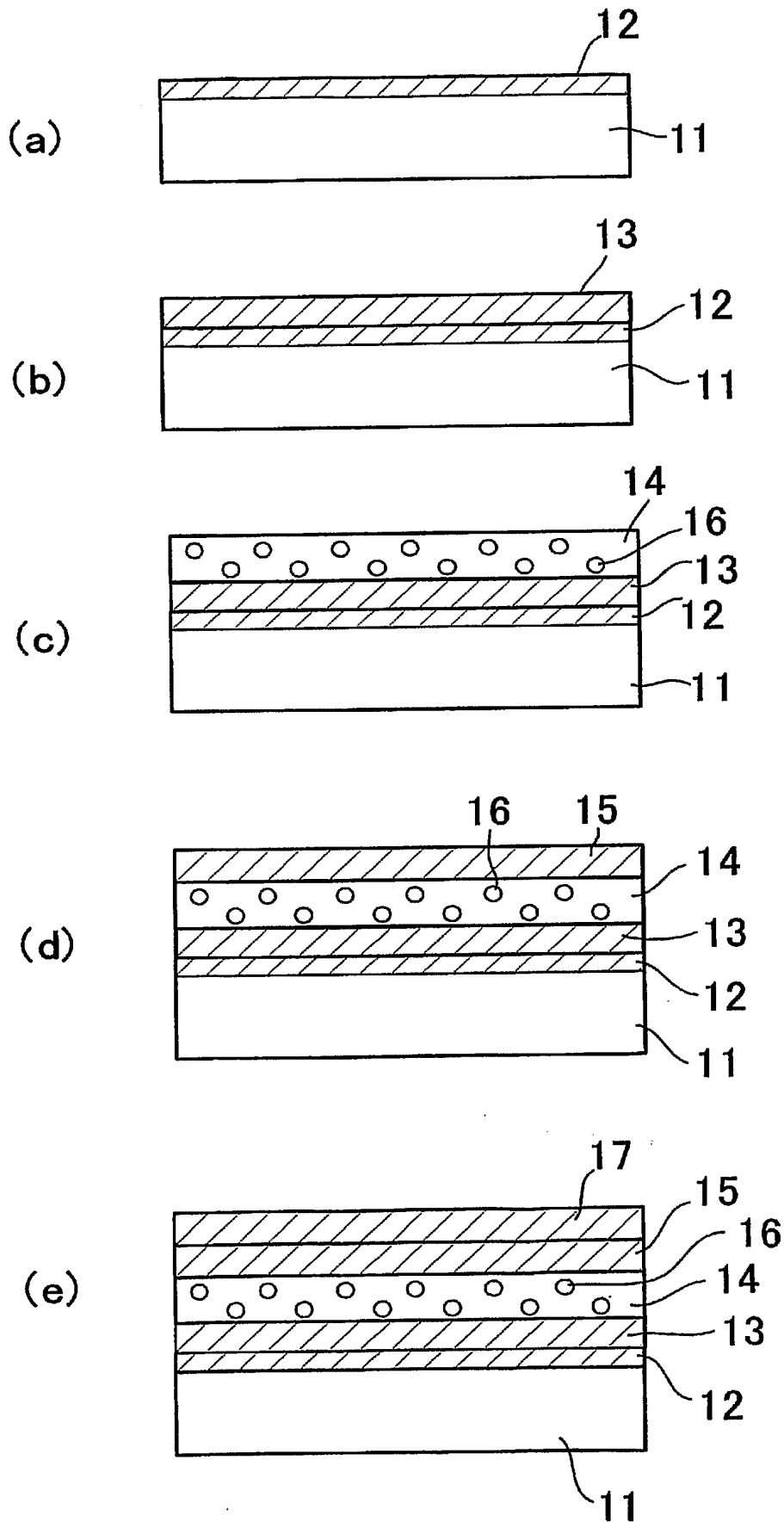
- 
- 3 1 n 型 ZnSe 基板
 - 3 2 N ドープ p - ZnSe 層
 - 3 3 Cu 添加 p 型 ZnSe 層
 - 3 4 Au 電極
 - 3 5 In 電極

【書類名】 図面

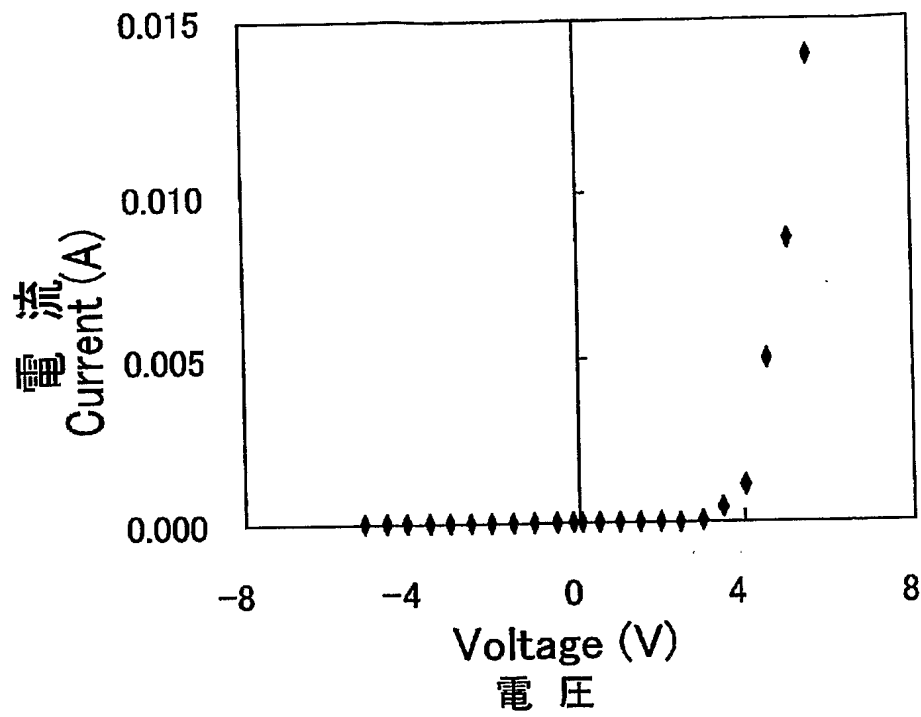
【図 1】



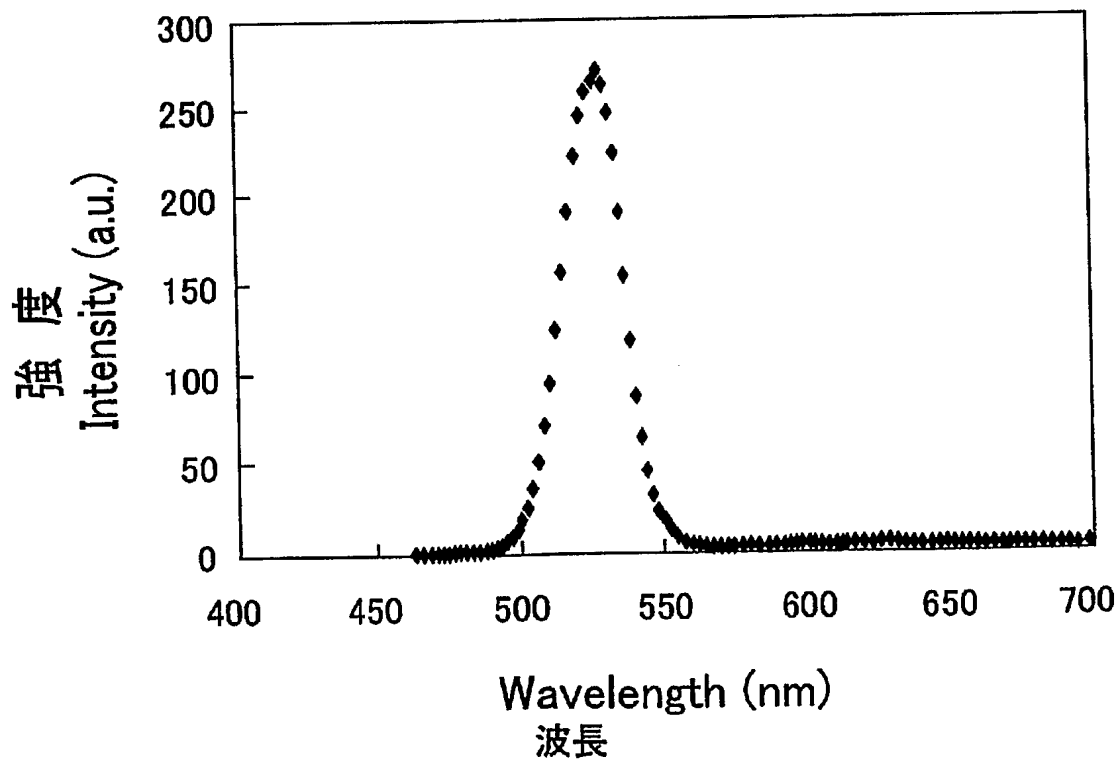
【図 2】



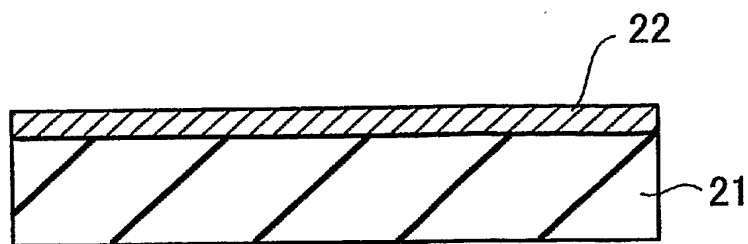
【図 3】



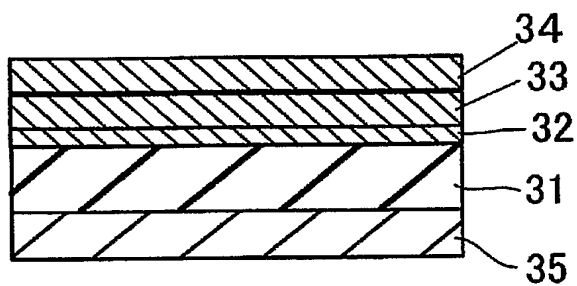
【図 4】



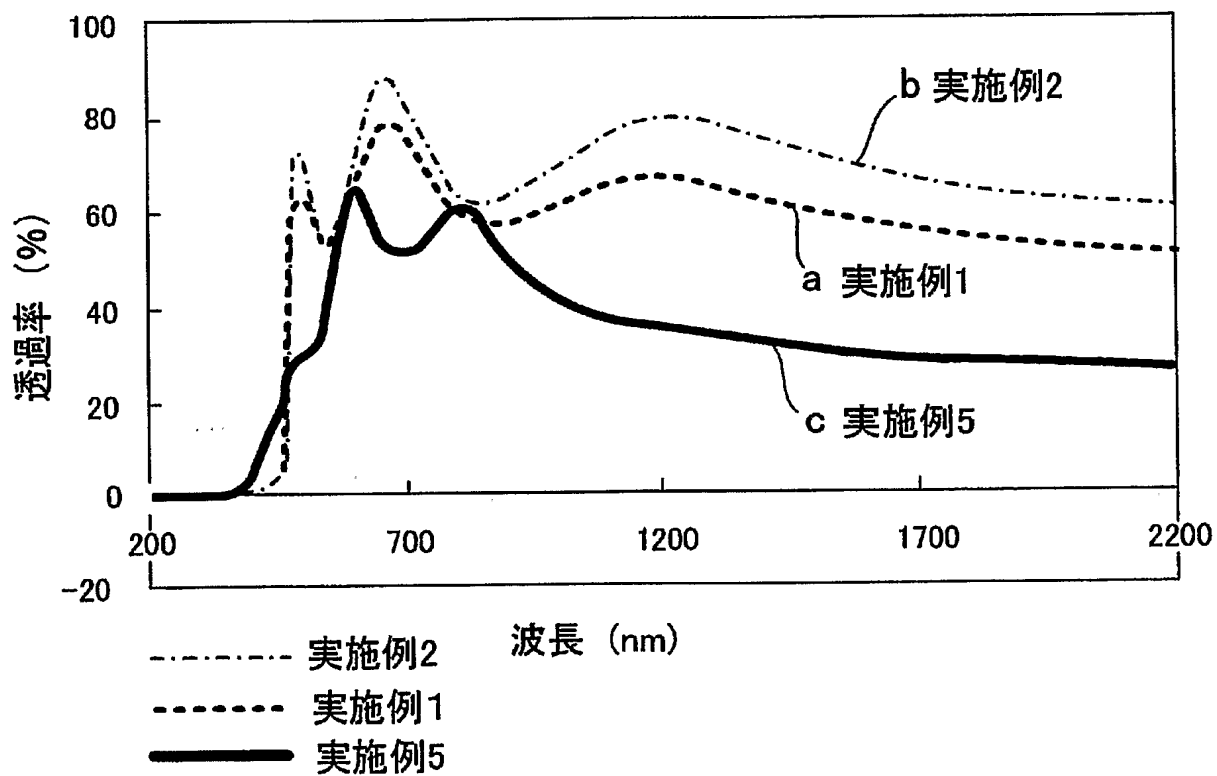
【図 5】



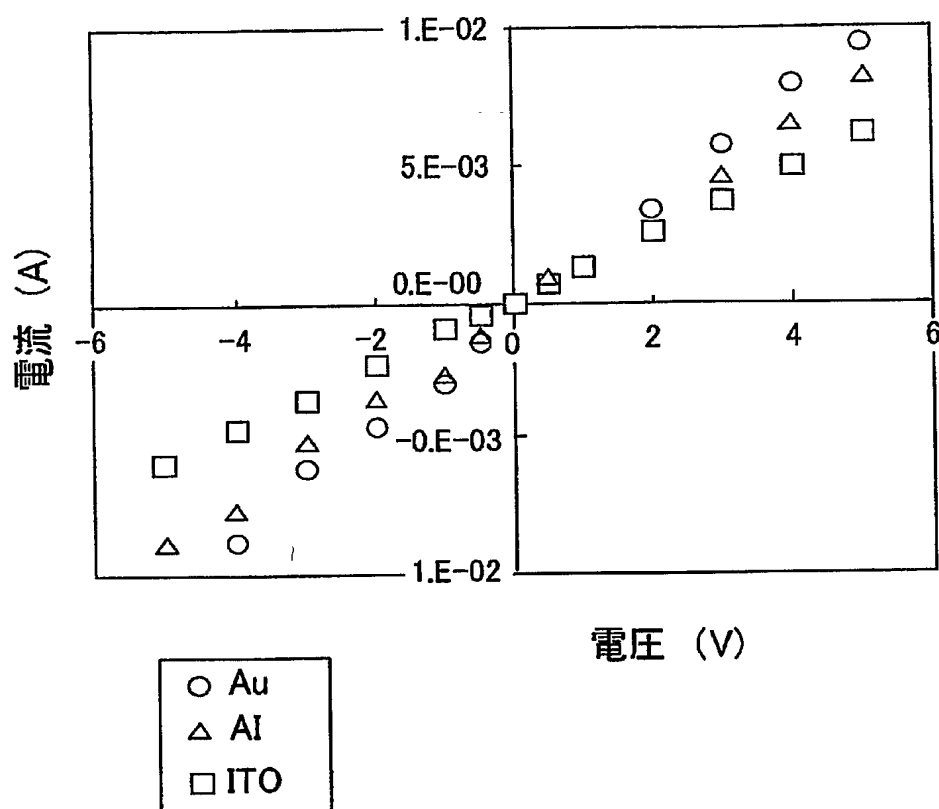
【図 6】



【図 7】

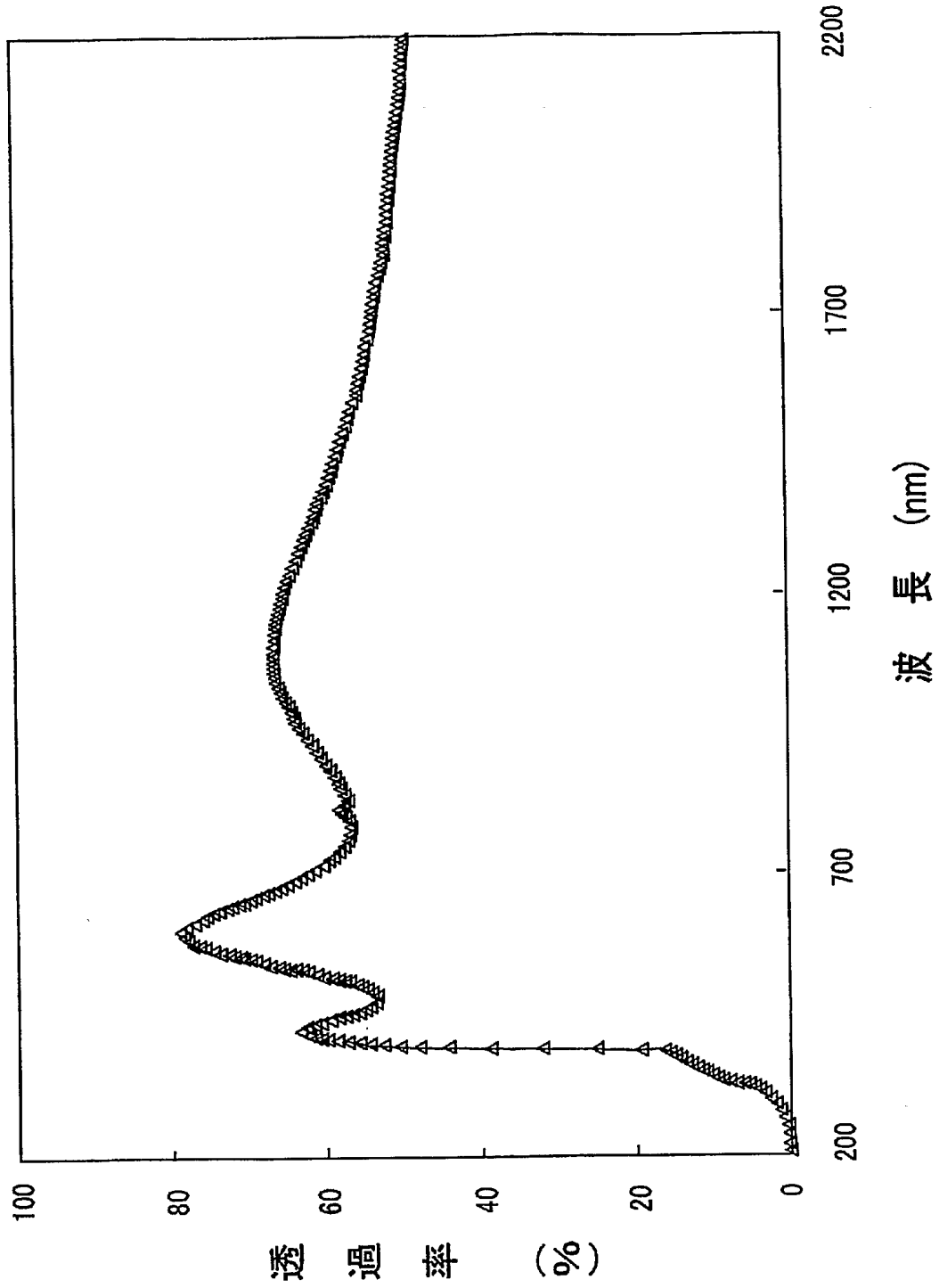


【図 8】

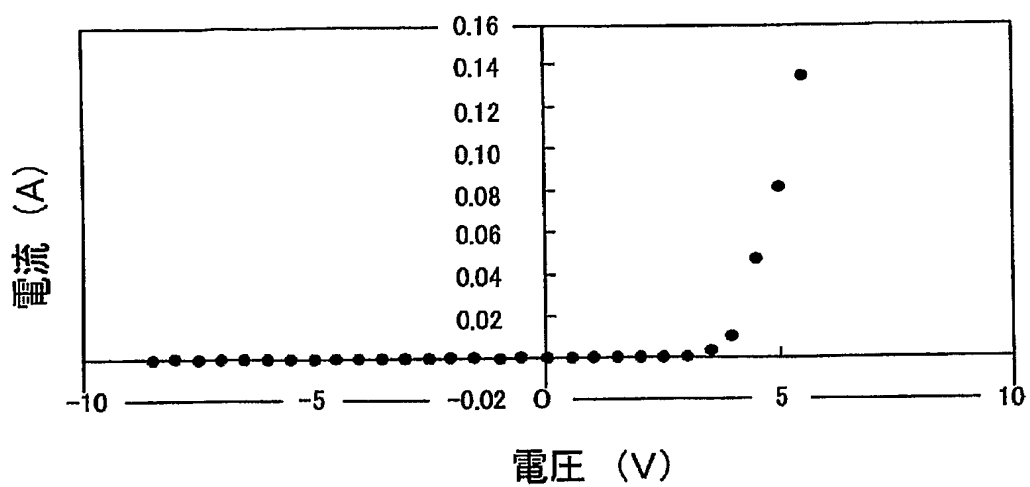


【図 9】

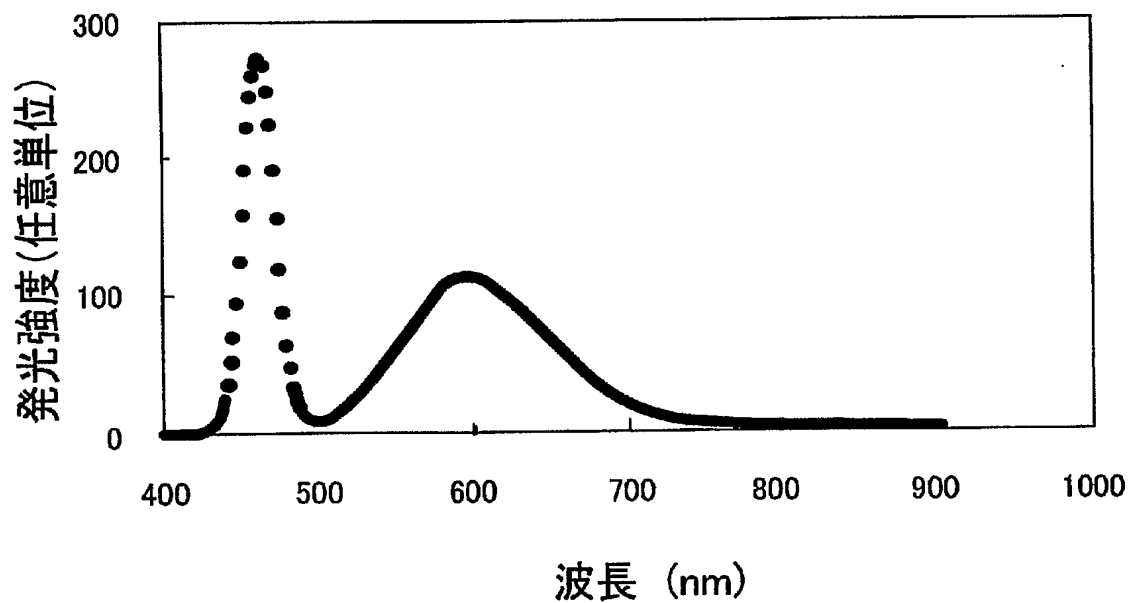
—△— 実施例15



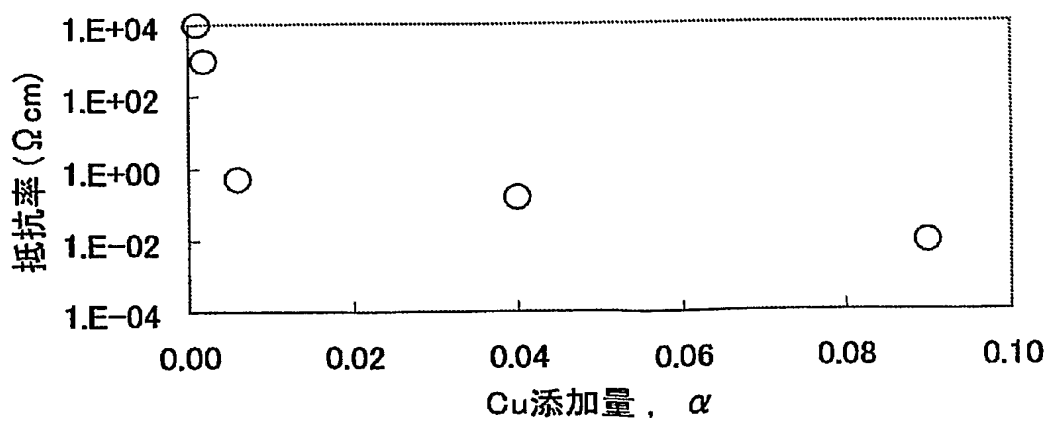
【図 10】



【図 11】



【図 12】



【書類名】 要約書

【要約】

【課題】金属材料とのオーミック接続が容易な低抵抗p型ZnS系半導体材料を提供する。
また、本発明は、ガラス基板など、単結晶基板以外の基板上に低抵抗の電極をもつ、半導体素子および半導体発光素子を提供する。

【解決手段】

本発明の半導体材料は、量子ドット分散発光素子の正孔注入用電極層13として用いられる組成式 $(\text{Zn}_{1-\alpha-\beta-\gamma}\text{Cu}_\alpha\text{Mg}_\beta\text{Cd}_\gamma)(\text{S}_{1-x-y}\text{Se}_x\text{Te}_y)$ ($0.004 \leq \alpha \leq 0.3$, $\beta \leq 0.2$, $\gamma \leq 0.2$, $0 \leq x \leq 1$, $0 \leq y \leq 0.2$, $x + y \leq 1$) で示される可視域に透光性を有する半導体材料である。

【選択図】 図1

特願 2 0 0 4 - 0 3 1 0 8 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 1 3 2 6 3]

1. 変更年月日	2 0 0 2 年 1 2 月 1 0 日
[変更理由]	名称変更
住 所	東京都新宿区中落合 2 丁目 7 番 5 号
氏 名	H O Y A 株式会社